

## PACKAGE STRUCTURE AND MANUFACTURING METHOD OF CHIP TYPE SEMICONDUCTOR

Patent Number: JP11346004  
Publication dat : 1999-12-14  
Inventor(s): NAGAYAMA MAKOTO  
Applicant(s): CITIZEN ELECTRONICS CO LTD  
Requested Patent: ☐ JP11346004  
Application Number: JP19980164354 19980529  
Priority Number(s):  
IPC Classification: H01L33/00; H01L23/28; H01L29/41  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To improve the short circuit between electrodes in a package unit body and the decline in light emitting brightness as well as the peeling, disconnection of electrodes in the case of surface mounting in regard to the package structure of a chip type semiconductor.  
**SOLUTION:** In a chip type semiconductor package structure 1 wherein respectively separate electrodes 11, 12 are conjugated with both ends (10a, 10b), on a P layer side and N layer side of a semiconductor chip 10 while the exposed surface of the semiconductor chip 10 is covered with a resin 15 on the other hand, the outside surface of the electrodes 11, 12 is at least partly exposed from the resin 15, the electrodes 11, 12 are composed to be conjugated so as to leave the not yet conjugated part with at least one end out of both ends 10a, 10b intact.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-346004

(43) 公開日 平成11年(1999)12月14日

(51) Int. Cl. <sup>8</sup>	識別記号	F I	
H 0 1 L 33/00		H 0 1 L 33/00	M
23/28		23/28	J
29/41		29/44	D
			F

審査請求 未請求 請求項の数10 F D (全 15 頁)

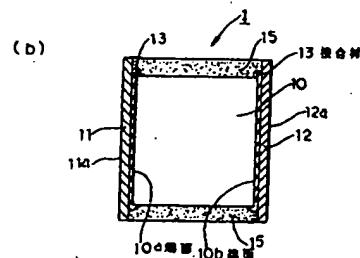
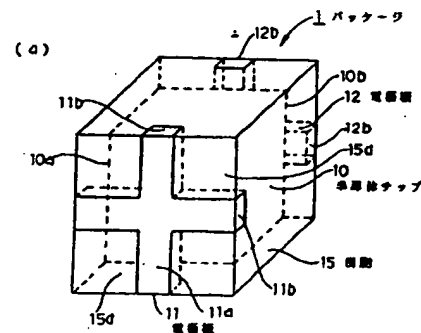
(21) 出願番号	特願平10-164354	(71) 出願人	000131430 株式会社シチズン電子 山梨県富士吉田市上暮地1丁目23番1号
(22) 出願日	平成10年(1998)5月29日	(72) 発明者	長山 誠 山梨県富士吉田市上暮地1丁目23番1号 株式会社シチズン電子内
		(74) 代理人	弁理士 高宗 寛晴

(54) 【発明の名称】 チップ型半導体のパッケージ構造および製造方法

## (57) 【要約】

【課題】 チップ型半導体のパッケージの構造に関し、パッケージ単体における電極間のショート及び発光輝度の低下、並びに表面実装の際の電極の剥離、断線の改善を図る。

【解決手段】 半導体チップ10のP層側とN層側の両端面(10a、10b)にそれぞれ別個の電極(11、12)が接合され、前記半導体チップの露出面が樹脂15で覆われ、前記電極の外面の少なくとも一部は前記樹脂から露出するように構成されるチップ型半導体のパッケージ構造1において、前記端面(10a、10b)の少なくとも1つの端面に、前記電極(11、12)が接合されない部分を残すようにしてその電極が接合されているように構成する。



## 【特許請求の範囲】

【請求項1】 半導体チップのP層側とN層側の両端面にそれぞれ別個の電極が接合され、前記半導体チップの露出面が樹脂で覆われ、前記電極の外側の少なくとも一部は前記樹脂から露出するように構成されるチップ型半導体のパッケージ構造において、前記端面の少なくとも1つの端面に、前記電極が接合されない部分を残すようにしてその電極が接合されていることを特徴とするチップ型半導体のパッケージ構造。

【請求項2】 前記電極の断面は十字形をなし、その十字の交差部の面積は半導体チップの前記対向面の面積よりも小であり、その十字の交差部は半導体チップの前記端面に接合されていることを特徴とする請求項1に記載のチップ型半導体のパッケージ構造。

【請求項3】 前記電極の断面の十字を構成する縦部分および横部分の長さはそれぞれ前記半導体チップの対向面の縦幅および横幅よりも大であることを特徴とする請求項2に記載のチップ型半導体のパッケージ構造。

【請求項4】 前記パッケージは前記半導体チップの両端面にそれぞれに対応する一対のパッケージ外面を有し、該パッケージ外面は段差のない平面であり、該平面に前記電極の外側が前記樹脂より露出していることを特徴とする請求項1乃至請求項3のいずれかに記載のチップ型半導体のパッケージ構造。

【請求項5】 前記パッケージは前記半導体チップの両端面にそれぞれに対応する一対のパッケージ外面を有し、該パッケージ外面は段差部を有する面であり、該段差部に前記電極の外側の一部が前記樹脂より露出していることを特徴とする請求項1乃至請求項3のいずれかに記載のチップ型半導体のパッケージ構造。

【請求項6】 前記半導体チップはLEDチップであり、前記樹脂は透明樹脂であることを特徴とする請求項1乃至請求項5のいずれかに記載のチップ型半導体のパッケージ構造。

【請求項7】 前記電極の一方には、前記半導体チップのジャンクション側の端面に接続するための突起が設けられていることを特徴とする請求項1乃至請求項6のいずれかに記載のチップ型半導体のパッケージ構造。

【請求項8】 複数の窓を有する導電材よりなる一方の基板上に複数の半導体チップを配列して導電接合材により接合する工程、前記接合された複数の半導体チップ上に複数の窓を有する導電材よりなる他方の基板を導電接合材により接合する工程、前記複数の半導体チップの露出面および前記一方の基板および他方の基板の外側以外の部分を被覆するように樹脂を充填する工程、樹脂が充填された後に前記半導体チップを避けて囲むように前記上下の基板と前記樹脂を共に複数の切断面において切断し、個々の半導体チップに対応するチップ型半導体のパッケージに分離する工程とを有することを特徴とするチップ型半導体のパッケージの製造方法。

【請求項9】 前記一方の基板の下面、他方の基板上面に耐熱シートを貼着し、前記一方の基板と他方基板の側面に一部を残して耐熱テープを貼着して、充填空間を形成した状態で樹脂を充填し、充填後に前記耐熱シートおよび耐熱テープを剥離することを特徴とする請求項7に記載のチップ型半導体のパッケージの製造方法。

【請求項10】 複数の窓を有する導電材よりなる一方の基板上に複数の半導体チップを配列して導電接合材により接合する工程、前記接合された複数の半導体チップ上に複数の窓を有する導電材よりなる他方の基板を導電接合材により接合する工程、前記複数の半導体チップの露出面および前記一方の基板および他方の基板の外側も含めた露出面を被覆するように成型型を用いて樹脂を充填する工程、樹脂充填後、幅の広いハーフダイシングにより、上下面から前記一方の基板および他方の基板にそれぞれ溝を形成する工程、前記ハーフダイシングによる溝に金属メッキをする工程、前記金属メッキをされた溝の略中央部で前記ハーフダイシングよりも幅の狭いダイシングを行うことにより、個々の半導体チップに対応するチップ型半導体のパッケージに分離する工程とを有することを特徴とするチップ型半導体のパッケージの製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば、発光ダイオード（以下、LEDという）等のチップ型半導体を回路基板上の配線と電気的に接続するのに適した、チップ型半導体のパッケージ構造に係るものであり、特にプリント回路基板への実装に好適な表面実装型のチップ型半導体のパッケージ構造に関するものである。

【0002】

【従来の技術】従来、表面実装型のチップ型半導体のパッケージ構造の例としては、図25に示す構造のものが知られており、例えば回路基板101の上面にワイヤーボンド用電極パターン101aとダイボンド用電極パターン101bとが設けられると共に、両端部には側面から底面に至る側面電極パターン101cが設けられ、一方の側面電極パターン101cはワイヤーボンド用電極パターン101aに接続され、他方の側面電極パターン101cはダイボンド用電極パターン101bに接続されている。そして、前記回路基板101の前記ダイボンド用電極パターン101bにはLEDチップ102が導電性接着材などでダイボンドされ、更に金ワイヤー103でワイヤーボンド用電極パターン101aとの配線が行われた後に、エポキシ樹脂などによる透明樹脂の充填により、前記LEDチップ102と金ワイヤー103とを被覆する樹脂封止部104を設けることで、表面実装型のチップLEDのパッケージ構造100が完成される。

【0003】しかしながら、前記の従来のパッケージ構

造100においては、回路基板101上で金ワイヤー103による配線を行う必要があり、この金ワイヤー103は断線防止のために適切なゆるみをもって引き回すことが必要となり、そのための引き回し寸法などを考慮すると、前記カバー104の小型化に限界を生じ、結果として、パッケージ構造100の小型化が困難となる。また、前記パッケージ基板101には両端部の側面にも端子部101cが必要とされ、通常、このような絶縁性の部分に導電性の皮膜を形成するには無電解メッキなどで別途加工を行わなければならない。更に、金ワイヤー103による配線が行われることで、少なくともワイヤーボンド用電極パターン101aには金メッキを施す必要を生じ、このパッケージ構造がコストアップするという問題を生じていた。

【0004】このような欠点を改善したパッケージの構造およびその製造方法が特開平9-45964号公報に記載されている。図26はその製造方法を示す断面図であり、図26(a)に示すように、一方の電極板111の一方の面にはペースト状半田とした導電性接合材113が間隔を所定のピッチPとする縦横列にドット状に印刷手段などにより塗布されていて、複数のLEDチップ114の各々が一方の極、例えばN層側で接するように前記各接合材113上に載置される。また、他方の電極板112の一方の面にもペースト状半田とした導電性の接合材113が同一のピッチPにより縦横列に塗布されていて、一方の電極板111の接合材113上へのLEDチップ114の載置が終了した時点で、他方の電極板112の接合材113の位置にLEDチップ114の他方の極、例えばP層側を重ねるように載置され、これによりLEDチップ114は電極板111と電極板112とで挟持される。

【0005】上記の状態を保ち、リフロー炉と称されている加熱炉を通過させ、前記接合材113を熔融させ、LEDチップ114のそれぞれの電極を電極板に接合し、図26(b)に示すように、電極板111と電極板112とLEDチップ114とを一体化する。

【0006】次に、図26(c)に示すように前記の電極板111と電極板112との間にエポキシ樹脂などの透明樹脂115を注入し、硬化させる。このとき前記LEDチップ114の露出している4面のすべては前記透明樹脂115により覆われる。続いて、薄刃のダイヤモンドホイールカッターなどで前記LEDチップ114間の間隔である所定のピッチPを二等分するように切断することによりチップLEDのパッケージ110が得られる。図27はパッケージ110をプリント回路基板120に取り付けた状態を示す断面図であり、このプリント回路基板120上に所定間隔で一对の電極パターン121を設け、ペースト状の半田よりなる接合材113を塗布しておき、該電極パターン121上に前記電極板111、112が位置するように前記パッケージ110を載

置し、リフロー炉で加熱して半田113を熔融し、前記一对の電極パターン121と電極板111、112をそれぞれ溶着し、パッケージ110のプリント回路基板120への表面実装がなされる。

【0007】

【発明が解決しようとする課題】このような改良されたパッケージ構造のものによれば、図25に示したパッケージ構造のものに比較し、金ワイヤーを用いない構造となるため、小型化ができ、又金ワイヤーのボンディングのための金メッキが不要となるため、材料費の低減ができる。更には製造工程においてより多くの多数個取りができるので、製造コスト全体としてコストの低減ができる。しかし、かかる改良されたパッケージ構造のものは以下に述べる欠点を有する。

【0008】その欠点の第1のものにつき説明するならば、図27に示すように、パッケージ110のプリント回路基板120への表面実装において前記接合材113を熔融させる際の加熱により、パッケージ110における透明樹脂115部と電極板111、112は共に膨張するが、透明樹脂115と電極板111、112とは線膨張係数(または熱膨率)がかなり異なるので、透明樹脂115部と電極板111、112の境界面に大きな剥離の応力(熱応力)が発生し、剥離が生じ、これにより透明樹脂115部と一体となっているLEDチップ114(図26(b)、(c)を参照)から電極板111または電極板112が剥がれ、断線によりLEDチップ114は点灯不能となる場合が少なくない。

【0009】その欠点の第2のものにつき説明するならば、図26(a)に示すように、一方の電極板111の接合材113上へのLEDチップ114の載置が終了した時点で、他方の電極板112の接合材113の位置にLEDチップ114の他方の電極を重ねるように載置し、これによりLEDチップ114は電極板111と電極板112とで挟持される。この状態で、リフロー炉の加熱により、前記接合材113を熔融させ、LEDチップ114のそれぞれの電極を、図26(b)に示すように、電極板111と電極板112とに接合するが、この際に接合材113として用いるAgペースト等のはみ出しにより、一方の電極板111と他方の電極板112とがLEDチップ114の近傍においてショートする場合がある。これは、LEDチップのサイズは一般的にかなり小さいにも拘らず、電極板111、112の隙間はかなり狭いので、電極板111、112に塗布した接合材113同士がはみだして接触し易いからである。この場合、図26(c)に示すように透明樹脂115を充填した後、切断により、パッケージ110を切り出したとき、パッケージ110において電極板111と112とがショートしているのでパッケージ110内のLEDチップ114は点灯不能または点灯不良となる。

【0010】その欠点の第3のものにつき説明するならば

ば、上記に述べたように図26(b)で電極板111と電極板112とを接合する際に、接合材113として用いるAgペースト等のはみ出しにより、LEDチップ114の近傍において前記のショートには至らないまでも、LEDチップ114の側面の一部または大部分に接合材113が、付着又は近接した状態となることがある。この場合、図26(c)に示すように透明樹脂115を充填した後、切断により、パッケージ110を切り出し、プリント基板等へ実装してLEDチップ114を発光させた際、前記のはみだした接合材113により、その発光が遮られ、パッケージ110の発光強度が低下してしまう。

【0011】本発明は、従来のチップ型半導体のパッケージ構造における上記の第1、第2、および第3の欠点の一部またはすべてを除去、改善することを解決すべき課題とするものである。そして本発明はかかる課題を解決し、小型で、表面実装に適し、表面実装の際の剥離、断線がなく、発光性能および信頼性に優れ、且つ製造時の歩留まりも高いチップ型半導体のパッケージ構造を提供すること、およびかかる構造のパッケージを生産性よく製造する方法を提供することを目的とする。

【0012】

【課題を解決するための手段】上記の課題を解決するためにその第1の手段として本発明は、半導体チップのP層側とN層側の両端面にそれぞれ別個の電極が接合され、前記半導体チップの露出面が樹脂で覆われ、前記電極の外面の少なくとも一部は前記樹脂から露出するように構成されるチップ型半導体のパッケージ構造において、前記端面の少なくとも1つの端面に、前記電極が接合されない部分を残すようにしてその電極が接合されていることを特徴とするチップ型半導体のパッケージ構造。

【0013】上記の課題を解決するためにその第2の手段として本発明は、前記第1の手段において、前記電極の断面は十字形をなし、その十字の交差部の面積は半導体チップの前記対向面の面積よりも小であり、その十字の交差部は半導体チップの前記端面に接合されていることを特徴とする。

【0014】上記の課題を解決するためにその第3の手段として本発明は、前記第2の手段において、前記電極の断面の十字を構成する縦部分および横部分の長さはそれぞれ前記半導体チップの対向面の縦幅および横幅よりも大であることを特徴とする。

【0015】上記の課題を解決するためにその第4の手段として本発明は、前記第1の手段乃至第3の手段のいずれかにおいて、前記パッケージは前記半導体チップの両端面にそれぞれに対応する一対のパッケージ外面を有し、該パッケージ外面は段差のない平面であり、該平面に前記電極の外面が前記樹脂より露出していることを特徴とする。

【0016】上記の課題を解決するためにその第5の手段として本発明は、前記第1の手段乃至第3の手段のいずれかにおいて、前記パッケージは前記半導体チップの両端面にそれぞれ対応する一対のパッケージ外面を有し、該パッケージ外面は段差部を有する面であり、該段差部に前記電極の外面の一部が前記樹脂より露出していることを特徴とする。

【0017】上記の課題を解決するためにその第6の手段として本発明は、前記第1の手段乃至第5の手段のいずれかにおいて、前記半導体チップはLEDチップであり、前記樹脂は透明樹脂であることを特徴とする。

【0018】上記の課題を解決するためにその第7の手段として本発明は、前記第1の手段乃至第6の手段のいずれかにおいて、前記電極の一方には、前記半導体チップのジャンクション側の端面に接続するための突起が設けられていることを特徴とする。

【0019】上記の課題を解決するためにその第8の手段として本発明は、複数の窓を有する導電材よりなる一方の基板上に複数の半導体チップを配列して導電接合材により接合する工程、前記接合された複数の半導体チップ上に複数の窓を有する導電材よりなる他方の基板を導電接合材により接合する工程、前記複数の半導体チップの露出面および前記一方の基板および他方の基板の外面以外の部分を被覆するように樹脂を充填する工程、樹脂が充填された後に前記半導体チップを避けて囲むように前記上下の基板と前記樹脂を共に複数の切断面において切断し、個々の半導体チップに対応するチップ型半導体のパッケージに分離する工程とを有する製造方法によりチップ型半導体のパッケージを製造することを特徴とする。

【0020】上記の課題を解決するためにその第9の手段として本発明は、前記第8の手段において、前記一方の基板の下面、他方の基板上面に耐熱シートを貼着し、前記一方の基板と他方基板の側面に一部を残して耐熱テープを貼着して、充填空間を形成した状態で樹脂を充填し、充填後に前記耐熱シートおよび耐熱テープを剥離する製造方法によりチップ型半導体のパッケージを製造することを特徴とする。

【0021】上記の課題を解決するためにその第10の手段として本発明は、複数の窓を有する導電材よりなる一方の基板上に複数の半導体チップを配列して導電接合材により接合する工程、前記接合された複数の半導体チップ上に複数の窓を有する導電材よりなる他方の基板を導電接合材により接合する工程、前記複数の半導体チップの露出面および前記一方の基板および他方の基板の外面も含めた露出面を被覆するように成型型を用いて樹脂を充填する工程、樹脂充填後、幅の広いハーフダイシングにより、上下面から前記一方の基板および他方の基板にそれぞれ達する溝を形成する工程、前記ハーフダイシングによる溝に金属メッキをする工程、前記金属メッキ

7をされた溝の略中央部で前記ハーフダイシングよりも幅の狭いダイシングを行うことにより、個々の半導体チップに対応するチップ型半導体のパッケージに分離する工程とを有する製造方法によりチップ型半導体のパッケージを製造することを特徴とする。

【0022】

【発明の実施の形態】以下に、図面に基づいて本発明の実施の形態を一実施例について説明する。図1は本実施例に係るチップ型半導体のパッケージ1の構造を示す図であり(a)は斜視図、(b)は断面図である。図1において10はP層とN層が接合してなる半導体チップであり、例えばLEDチップである。11、12は銅、金等の金属よりなる電極板であり、それぞれ前記半導体チップ10のP層側およびN層側の端面のいずれか一方である端面10a、10bにそれぞれAgペースト、ACF(異方導電フィルム)等の導電性の接合材13により接合されている。15は前記半導体チップ10を封止するための樹脂である。図1に示すように、前記電極板11および12は断面が十字型の形状を有し、その十字の交差部の面積は前記半導体チップ10の端面10aおよび10bの面積よりも小である。本例においては十字の交差部が前記端面10aおよび10bのそれぞれの略中央部に位置し、十字の縦部および横部がそれぞれ、前記端面10aおよび10bのそれぞれの縦の辺および横の辺に略平行となる位置関係において前記電極板11、12が半導体チップ10の前記端面10a、10bに取り付けられている。

【0023】前記半導体チップ10および電極板11、電極板12の露出面は電極11の外表面11a、外端面11bならびに電極12の外表面12a、外端面12bを残して前記樹脂15により被覆されている。半導体チップ10およびそのパッケージ構造1の外形は略直方体(または立方体)の形状をなしている。パッケージ1の縦寸法および横寸法はそれぞれ半導体チップ10の縦寸法および横寸法よりも大であり、且つそれぞれ電極11、12の十字の縦部および横部の長さ等に等しい。

【0024】図2は図1に示したチップ型半導体のパッケージ1の変形例の構造を示す断面図である。図2に示すように、本例のパッケージにおいては、半導体チップ10の一方の端面10bが、ジャンクション10j側の端面となっており、ジャンクション側の端面10bの接合される電極板12はその中央部の十字の交差部に突起部12dを有している。そして、この突起部12dの先端部において、前記接合材13により端面10bとの接合がなされている。他の点に関しては図1に示したチップ型半導体のパッケージ1の構造と同様である。

【0025】図1または図2に示したチップ型半導体のパッケージ1の構造によれば、電極板11、12と半導体チップ10との接合面積が十字形の範囲に限定されるので、後述する接合工程の際の接合材13のはみ出し量

は、図26に示した従来例のように半導体チップの端面全体が接合面となる場合に比べ、大幅に減少する。従って接合の際、各半導体チップ10の両側の端面からはみだした前記Agペースト又はACFよりなる導電性の接合材13が互いに接続してショートするという現象はほぼ完全に阻止される。

【0026】更に、上記の理由により、各半導体チップ10としてLEDチップを用いた場合、従来のように両側の端面からはみだした前記Agペースト又はACFよりなる導電性の接合材13がショートには至らないまでもLEDチップの側面からの発光を遮り、パッケージ1の発光強度が低下するような現象を実質的に起こさないようにすることができる。特に、図2に示すパッケージ1の構造においては、半導体チップ10のジャンクション10j側の端面10bと電極板12との接合は電極板12の断面面積の小さな突起部12dにおいて接合材13で接合されているので、接合面積および接合材13のはみ出しは顕著に小さく抑えられ、ジャンクション10jの近傍の側面および端面10bからの発光が阻止されにくく、パッケージ1としての発光強度を顕著に高める効果が得られる。

【0027】図3は図1に示したチップ型半導体のパッケージ1がプリント回路基板に表面実装された状態を示す断面図である。20はプリント回路基板であり、回路基板21とこの回路基板21上に所定間隔で設けられた銅、金等よりなる一对の電極パターン22を有している。ペースト状の半田よりなる接合材23を塗布しておき、該電極パターン22上に前記電極板11、12が位置するように前記パッケージ1を載置し、リフロー炉で例えば220°C〜240°Cに加熱して前記半田よりなる接合材23を溶融し、前記一对の電極パターン22と電極板11、12をそれぞれ溶着し、パッケージ1のプリント回路基板20への表面実装がなされる。このとき、電極板11、12の熱膨張係数(電極板が銅の場合 $1.62 \times 10^{-5} / \text{K}$ )と封止の樹脂15の熱膨張係数(透明エポキシ樹脂の場合 $4 \sim 6 \times 10^{-5} / \text{C}$ )の差により、電極板11、12と樹脂15の界面に互いに引き離そうとする熱応力が発生する。

【0028】しかしこの熱応力自体は、電極板11、12の図1(a)に示す十字を除く四隅の半導体チップ10を直に樹脂封止する15dの存在により緩和される。更に、その樹脂15dは電極板11、12の十字の側面に密着して入り組んでいるので熱応力による電極板11、12と樹脂15の相対的な移動を効果的に阻止している。従って本実施例においては、従来問題とされていたチップ型半導体のパッケージ構造をプリント回路基板に表面実装する際の樹脂と電極板の剥がれにより発生するLEDチップ等半導体チップと電極板との剥離およびこれによる点灯不能をほぼ完全に阻止し、表面実装における信頼性の高いチップ型半導体のパッケージ構造を実

現することができる。

【0029】次に、図1または図2に示した本実施例に係るチップ型半導体のパッケージ1の製造方法につき図面を用いて説明する。図4に示すように、下面に耐熱シート26を貼着した一方の電極基板31の上面に半導体チップ10を実装する。ここで、前記電極基板31は銅または金等の金属よりなり、マトリクス状に設けられた複数の略正方形又は矩形的逃げ孔16を有している。電極基板31の上面又は半導体チップ10の対応面には予めAgペースト又はACF（異方導電フィルム）を塗布、貼付して取り付けておく。隣合う4個の前記逃げ孔16に1個の半導体チップ10が跨り、前記半導体チップ10のP層側の端面またはN層側の端面が前記隣合う4個の前記逃げ孔16により電極基板31に形成される十字形の残内部により保持され、該十字形の中央部（または交差部）に搭載するように半導体チップ10を電極基板31に載置し、所定温度に加熱することにより、Agペースト又はACFよりなる導電性の接合材13で電極基板31と半導体チップ10を接合し、電気的に導通させる。

【0030】次に、図5（a）に示すようにこのようにして接合された複数の半導体チップ10の上側の端面に他方の電極基板32を載置し、同様の方法により接合を行う。他方の電極基板32の上面には図示しない耐熱シートを貼着してある。ここで、他方の電極基板32は、図2に示したパッケージ1の製造を行う際には、図5（b）の断面図に示すように他方の電極基板32として複数の突起部32dを有するものを用い、各突起部32dを各半導体チップ10のジャンクション側の端面10bに接合材13により接合する。前記突起部32dは電極基板32の十字形の残内部の交差部等にエッチング等により設けられている。なお、半導体チップ10を電極基板31および32に接合するための加熱は、場合により、半導体チップ10を電極基板31および32で挟持した後に同時に行ってもよい。

【0031】次に、図6に示すように、一方の電極基板31と他方の電極基板32により半導体チップ10が上下から挟持され、一方の電極基板31の下面および他方の電極基板32の上面に耐熱シート26が貼着されている状態で、一方の電極基板31と他方の電極基板32の外側面に一部を残して耐熱テープ17を貼着して充填空間を形成する。ここで、耐熱テープ17が貼着されない部分は、樹脂封入口18となる。なお、図6においては、前記他方の他方の電極基板32の上面に貼着されている耐熱シート（26）の図示は省いてある。

【0032】次に、図7に示すように、前記樹脂封入口18より封止用の樹脂15を注入した後、硬化する。なお、図7においては、図5及び図6と同様に前記他方の他方の電極基板32の上面に貼着されている耐熱シート（26）の図示は省いてある。

【0033】次に、図8に示すように、樹脂15が冷却、硬化した後、一方の電極基板31の下面および他方の電極基板32の上面に貼着されている耐熱シート26とこれら電極基板の外側面に貼着されている耐熱テープ17を剥離する。これにより封止ブロック30が得られる。

【0034】次に、図9に示すように、ダイヤモンドホイール、マルチワイヤーソー等を用いて、図8に示す封止ブロック30の前記電極基板31、32の前記十字形の各交差部（図5（a）参照）を囲む、縦横の所定の位置のダイシングラインLに沿って、樹脂15および電極基板31、32を一体として同時に切断する。これにより、図1または図2に示したパッケージ1が個々に分離されて切り出され、本実施例に係るチップ型半導体のパッケージ1の構造が完成する。ここで前記電極基板31および32は個々のチップ型半導体のパッケージ1において、それぞれ図1または図2に示す電極板11、12となる。

【0035】このようにして、上記の製造方法によれば、多数個取りにより生産効率をあげつつ、図1または図2に示し説明した優れたチップ型半導体のパッケージを製造することができる。

【0036】以下図面に基づいて本発明の好適な実施の形態を他の一つの実施例について説明する。図10は本実施例に係るチップ型半導体のパッケージ1の構造を示す図であり、（a）は斜視図、（b）は断面図である。図10において10はP層とN層が接合してなる半導体チップであり、例えばLEDチップである。11、12は銅、金等の金属よりなる電極板であり、それぞれ前記半導体チップ10のP層側の端面およびN層側の端面のいずれか一方及び他方に、Agペースト等の導電性の接合材13により接合されている。15は前記半導体チップ10および電極板11、12を封止するための樹脂である。前記電極板11および12は断面が十字型の形状を有し、その十字の交差部の面積は前記半導体チップ10のP層およびN層側のいずれか一方の端面10aおよび他方の端面10bの面積よりも小である。本例においては十字の交差部が前記端面10aおよび10bのそれぞれの略中央部に位置し、十字の縦部および横部がそれぞれ、前記端面10aおよび10bのそれぞれの縦の辺および横の辺に略平行となる位置関係において、前記電極板11、12が半導体チップ10の前記端面10a、10bに取り付けられている。

【0037】前記半導体チップ10および電極板11、電極板12の露出面は電極板11、電極板12の一部を除き前記樹脂15により被覆されて、パッケージ1が構成されている。パッケージ1の外形は全体としては略立方体（または立方体）の形状をなしているが、半導体チップ10の前記端面10a及び10bにそれぞれ対向するパッケージ1の端面1aおよび1bの周辺部には4辺

に沿って、それぞれ段差部1 a dおよび1 b dが設けられている。段差部1 a d、1 b dは後に詳述するように前記樹脂1 5及び電極板1 1、1 2の一部を削り取ることで形成されるものであり、形成された際には段差部1 a d、1 b dの表面には電極1 1および1 2がそれぞれ、露出しており、その後、銅、金等よりなる電極膜3 5、3 6がメッキにより段差部1 a d、1 b dも含め前記のパッケージの端面1 aおよび1 bの全表面に形成されている。従って、これら電極膜3 5、3 6はそれぞれ前記電極板1 1、電極板1 2に接続、導通している。

【0038】図11は図10に示したチップ型半導体のパッケージ1の変形例の構造を示す断面図である。本例においては、図11に示すように電極板1 2が突起部1 2 dを有し、半導体チップ10のジャンクション10 j側の端面10 bは突起部1 2 bの先端部に接合材1 3により接合されている。他の点については図10に示したチップ型半導体のパッケージ1と同様である。

【0039】図12は図10または図11に示したパッケージ1がプリント回路基板に表面実装された状態を示す図であり、(a)は側面図、(b)は上面図である。図12において20はプリント回路基板であり、回路基板2 1とこの回路基板2 1上に所定間隔で設けられた銅、金等よりなる一対の電極パターン2 2を有している。ペースト状の半田よりなる接合材2 3を塗布しておき、該電極パターン2 2上に前記電極膜3 5、3 6が位置するように前記パッケージ1を載置し、リフロー炉で例えば220℃～240℃に加熱して前記半田よりなる接合材2 3を溶融し、前記一対の電極パターン2 2と電極膜3 5、3 6をそれぞれ溶着し、パッケージ1のプリント回路基板20への表面実装がなされる。

【0040】このとき、電極膜3 5、3 6は段差部1 a d、1 b dによりその長手方向に十分な量の半田を保持しつつ前記電極パターン2 2と接合するため、固着力の極めて強い強固な表面実装がなされる。また、本例のパッケージ1は対向する前記端面1 a、1 bの4辺すべてに電極膜(3 5、3 6)を備えた段差部1 a d、1 b dを有しているため、4個の側面のいずれが下側となった場合でも表面実装をすることができ、自動化等におけるハンドリングが容易となる利点を有する。その他の点に関しては図10に示したパッケージについては、図1に示したパッケージと同様の効果を得ることができ、図11に示したパッケージについては、図2に示したパッケージと同様の効果を得ることができる。

【0041】次に、図10または図11に示した本実施例に係るチップ型半導体のパッケージ1の製造方法につき図面を用いて説明する。図13に示すように、一方の電極基板3 1の上面にAgペーストやACF(異方導電フィルム)を接合材1 3として半導体チップ10を実装する。ここで、前記電極基板3 1は銅または金等の金属よりなり、マトリクス状に設けられた複数の略正方形又

は矩形の逃げ孔1 6を有している。電極基板3 1の上面又は半導体チップ10の対応面には予めAgペースト又はACFを塗布等により取り付けておく。隣合う4個の前記逃げ孔1 6に1個の半導体チップ10が跨り、前記半導体チップ10のP層側の端面またはN層側の端面が前記隣合う4個の前記逃げ孔1 6により電極基板3 1に形成される十字形の残内部により保持されるよう、該十字形の中央部(または交差部)に対応して複数の半導体チップ10を電極基板3 1に載置し、所定温度で加熱することにより、Agペースト又はACFよりなる導電性の接合材1 3で電極基板3 1と半導体チップ10を接合し、電気的に導通させる。

【0042】次に、図14(a)に示すように、このようにして接合された複数の半導体チップ10の上側の端面に他方の電極基板3 2を載置し、同様の方法により実装を行う。ここで、他方の電極基板3 2は前記一方の電極基板3 1と同一の材料よりなり、同様の形状をなしている。そして、その十字形の残内部の中央部(または交差部)が前記複数の半導体チップ10の上側の端面に対応する位置となるように他方の電極基板3 2を載置し、同様の方法により接合材1 3で電極基板3 2と半導体チップ10を接合し、電気的に導通させる。なお、場合によっては、半導体チップ10を電極基板3 1に載置した後、半導体チップ10上に電極基板3 2を載置して半導体チップ10を挟み、その後加熱を行い上下の電極についての接合を同時に行うようにしてもよい。

【0043】ここで、図11に示したパッケージ1の製造を行う際には、図14(b)の断面図に示すように他方の電極基板3 2として複数の突起部3 2 dを有するものを用い、各突起部3 2 dを各半導体チップ10のジャンクション側の端面10 bに接合材1 3により接合する。前記突起部3 2 dは電極基板3 2の十字形の残内部の交差部にエッチング等により設けられている。

【0044】次に、図15に示すように半導体チップ10が電極基板により上下より接合、挟持された結合体を、これよりも若干大きな収納空間を有する金型、樹脂型等の型3 7に入れる。型3 7の収納空間は前記結合体を収納して、なお4つの側面に若干の隙間を有し、前記結合体は型3 7の収納空間の底面から若干離れた位置に図示しないスペーサ等により保持される。なお、型3 7の図示しない底板には、必要に応じて図示しない押し棒を設けることもできる。

【0045】次に、図16に示すように、型3 7内に溶融した樹脂1 5を注入した後キュアする。これにより、前記半導体チップ10および電極基板3 1、3 2を樹脂1 5が被覆し封止した状態となる。

【0046】次に、図17に示すように前記の封止樹脂1 5の封止ブロック30を型3 7から外す。この際、必要に応じて前記押し棒を用いて封止ブロック30を型3 7から外部に取り出すこともできる。



【0047】次に、図18はハーフダイシングの工程を示す図であり、(a)は斜視図、(b)は断面図である。図14(a)に示すように電極基板31および32に設けてある前記マトリクス状に配列した全ての逃げ孔16のそれぞれの略中央を通る縦横の複数の切断線に沿って前記封止ブロック30の上面および下面からそれぞれ前記電極基板32および電極基板31に達する比較的幅広の複数の長溝L1、L2を、比較的幅広のダイシングブレードを用い、ハーフダイシングにより形成する。長溝L1、L2の内面にはそれぞれ前記封止樹脂15の切断面と前記電極基板32および電極基板31の切断面が露出している。

【0048】次に、図19は電極膜形成の工程を示す図であり、(a)は斜視図、(b)は断面図である。図19に示すように、ハーフダイシングにより形成された長溝L1、L2の内面を含む封止ブロック30の上下の表面にそれぞれ銅、金等の電極膜36、35を鍍金により形成する。これにより、前記電極基板32および電極基板31はそれぞれ電極膜36、35に接続し、導通する。

【0049】次に、図20は完成品を切り出す切断工程を示す図であり、(a)は斜視図、(b)は断面図である。図20に示すように、ハーフダイシングのブレードよりもブレード幅の狭いダイシングブレードをもちいて、電極基板31および32に設けてある前記マトリクス状に配列した全ての逃げ孔16(図14(a)に示す。)のそれぞれの略中央を通り、縦横に前記長溝L1、L2よりも幅の狭い複数の分離溝L3を形成することにより、個々の完成品のパッケージ1を切り出す。このとき、図20(b)に示すように、溝幅の広い長溝L1、L2の略中央部において、完全に切断する分離溝L3が形成され、これにより、図10または図11に示した段差部1ad、1bdが形成され、段差部1ad、1bdを含め端面1a、1bの表面は、それぞれ電極基板32および電極基板31にそれぞれ導通する電極膜35、36により被覆された状態となる。このようにして、図10または図11に示した本実施例に係るチップ型半導体のパッケージ1が完成する。

【0050】以下図面に基づいて図10または図11に示したチップ型半導体のパッケージの変形例について説明する。図21は本実施例に係るチップ型半導体のパッケージ1の構造を示す斜視図である。図21に示すように本例のパッケージ1の構造は、パッケージ1の対向面1a、1bにはそれぞれ上辺のみに段差部1ac、1bcが設けられ、これらの段差部1ac、1bcのみにそれぞれ、電極膜35、36が取り付けられている。その他の構造については図10または図11に示したチップ型半導体のパッケージと同様である。

【0051】図21に示す本実施例のパッケージ1をプリント回路基板に実装する際には段差部1ac、1bc

を下にした姿勢で、図12に示した表面実装と同様の方法により実装することができる。

【0052】次に、図21に示した本実施例に係るチップ型半導体のパッケージ1の製造方法につき図面を用いて説明する。半導体チップ10を電極基板31、32により上下より接合、挟持した後に型37に入れ、型37に樹脂15を注入し、キュアした後、樹脂15の封止ブロック30を型37から取り外す迄の工程は、本例においても同様で、すでに、図13~17図に示し、説明した通りである。

【0053】本例においては、その次に、以下に説明するハーフダイシングをおこなう。図22は本例におけるハーフダイシングの工程を示す図であり、(a)は斜視図、(b)は断面図である。図14(a)に示すような電極基板31および32に設けてある前記逃げ孔16の略中央を一例おきに横切り、逃げ孔16のマトリクスの一方の配列ラインに平行な切断線に沿って封止ブロック30の上面および下面からそれぞれ前記電極基板32および電極基板31に達する比較的幅広の複数の長溝L4、L5を、比較的幅広のダイシングブレードを用い、ハーフダイシングにより形成する。長溝L4、L5の内面にはそれぞれ前記封止樹脂15の切断面と前記電極基板32および電極基板31の切断面が露出している。

【0054】次に、図23は電極膜形成の工程を示す図であり、(a)は斜視図、(b)は断面図である。図23に示すように、ハーフダイシングにより形成された長溝L4、L5の内面のみを鍍金し銅、金等の電極膜(36、35)を形成する。これにより、前記電極基板32および電極基板31はそれぞれ電極膜36、35に接続し、導通する。

【0055】次に、図24は完成品を切り出す切断工程を示す図であり、(a)は斜視図、(b)は断面図である。図24に示すように、ハーフダイシングのブレードよりもブレード幅の狭いダイシングブレードをもちいて、電極基板31および32に設けてある前記マトリクス状に配列した全ての逃げ孔16(図14(a)参照)のそれぞれの略中央を通り、縦横に前記長溝L4、L5よりも幅の狭い複数の分離溝L6を形成することにより、個々の完成品のパッケージ1を切り出す。このとき、図24(b)に示すように、溝幅の広い長溝L4、L5の略中央部において、完全に切断する分離溝L6が形成され、これにより、図21に示した段差部1ac、1bcが形成され、段差部1ac、1bcの表面は、それぞれ電極基板32および電極基板31にそれぞれ導通する電極膜35、36により被覆された状態となる。このようにして、図21に示した本例に係るチップ型半導体のパッケージ1が完成する。

【0056】図21に示した本例に係るチップ型半導体のパッケージ1は、段差部1ac、1bcを下にした一つの姿勢でない表面実装ができないので、図10また

は図11に示したチップ型半導体のパッケージ1に比較すれば、自動化等におけるハンドリングの点では不利となる。しかし、段差部1a c、1b cのみに電極膜を設ければよいので、材料費が低減され、更には、図22に示したハーフダイシングの工程においては、図18に示したハーフダイシングの工程に比しダイシングの工数が略1/4に低減するので、その分だけ、パッケージ1の製造コストは低減し有利となる。なお、その他の点に関しては、図10または図11に示したチップ型半導体のパッケージと同様の効果を得ることができる。

【0057】以上に説明したチップ型半導体のパッケージ構造の実施例においては半導体チップ10の対向する端面に接合される電極板として断面が十字型のものについて説明してきたが、本発明はこれに限らず、半導体チップ10の端面に対する前記電極板の接合面がその端面を完全にはカバーせず、その端面の一部が露出している状態で接合が行われるような形状の電極板を用いたパッケージ構造のものにおいても、上記の実施例のものと同等または類似の効果を有するものである。

【0058】

【発明の効果】以上に述べたように本発明によれば、小型で、表面実装に適し、表面実装の際の剥離、断線がなく、発光性能および信頼性に優れ、且つ製造時の歩留まりも高い構造のチップ型半導体のパッケージを提供すること、および、かかる構造のパッケージを生産性よく製造する方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態の一つであるチップ型半導体のパッケージの構造を示す図であり、(a)は斜視図、(b)は断面図である。

【図2】図1に示すチップ型半導体のパッケージの構造の変形例を示す断面図である。

【図3】図1に示すチップ型半導体のパッケージの表面実装の方法を示す断面図である。

【図4】図1または図2に示すチップ型半導体のパッケージの製造方法において、耐熱シートを貼着した一方の電極基板に半導体チップを実装する工程を示す斜視図である。

【図5】図1または図2に示すチップ型半導体のパッケージの製造方法において、一方の電極基板に実装された半導体チップの上面に耐熱シートを貼着した他方の電極基板を接合する工程を示す斜視図である。

【図6】図1または図2に示すチップ型半導体のパッケージの製造方法において、一方および他方の電極基板間に耐熱テープを貼着し、充填空間を形成する工程を示す斜視図である。

【図7】図1または図2に示すチップ型半導体のパッケージの製造方法において、形成された充填空間に封止樹脂を注入、硬化する工程を示す斜視図である。

【図8】図1または図2に示すチップ型半導体のパッケージ

ージの製造方法において、硬化した封止樹脂のブロックから耐熱シートおよび耐熱テープを剥離する工程を示す斜視図である。

【図9】図1または図2に示すチップ型半導体のパッケージの製造方法において、封止樹脂のブロックから個々のチップ型半導体のパッケージを切り出す工程を示す斜視図である。

【図10】本発明の実施の形態の一つであるチップ型半導体のパッケージの構造を示す図であり、(a)は斜視図、(b)は断面図である。

【図11】図10に示すチップ型半導体のパッケージの構造の変形例を示す断面図である。

【図12】図10または図11に示すチップ型半導体のパッケージの表面実装の方法を示す図であり、(a)は側面図、(b)は上面図である。

【図13】図10または図11に示すチップ型半導体のパッケージの製造方法において、一方の電極基板に半導体チップを実装する工程を示す斜視図である。

【図14】図10または図11に示すチップ型半導体のパッケージの製造方法において、一方の電極基板に実装された半導体チップの上面に他方の電極基板を接合する工程を示す斜視図である。

【図15】図10または図11に示すチップ型半導体のパッケージの製造方法において、半導体チップが電極基板により挟持されてなる結合体を型の内部に収納する工程を示す斜視図である。

【図16】図10または図11に示すチップ型半導体のパッケージの製造方法において、半導体チップが電極基板により挟持されてなる結合体を収納した型の内部に樹脂を注入、硬化する工程を示す斜視図である。

【図17】図10または図11に示すチップ型半導体のパッケージの製造方法において、樹脂により封止された封止ブロックを型から外した状態を示す斜視図である。

【図18】図10または図11に示すチップ型半導体のパッケージの製造方法において、封止ブロックをハーフダイシングする工程を示す斜視図である。

【図19】図10または図11に示すチップ型半導体のパッケージの製造方法において、ハーフダイシングされた封止ブロックに電極膜を形成する工程を示す斜視図である。

【図20】図10または図11に示すチップ型半導体のパッケージの製造方法において、ハーフダイシングされ、電極膜を形成された封止ブロックから個々のチップ型半導体のパッケージを切り出す工程を示す斜視図である。

【図21】本発明の実施の形態の一つであるチップ型半導体のパッケージの構造を示す斜視図である。

【図22】図21に示すチップ型半導体のパッケージの製造方法において、封止ブロックをハーフダイシングする工程を示す斜視図である。

【図23】図21に示すチップ型半導体のパッケージの製造方法をにおいて、ハーフダイシングされた封止ブロックに電極膜を形成する工程を示す斜視図である。

【図24】図21に示すチップ型半導体のパッケージの製造方法をにおいて、ハーフダイシングされ、電極膜を形成された封止ブロックから個々のチップ型半導体のパッケージを切り出す工程を示す斜視図である。

【図25】従来のチップ型半導体のパッケージの構造を示す断面図である。

【図26】従来のチップ型半導体のパッケージの製造方法を示す斜視図である。

【図27】図26に示す製造方法により製造された従来のチップ型半導体のパッケージの表面実装の方法を示す断面図である。

【符号の説明】

\* 1 パッケージ

1a、1b、10a、10b 端面

1ad、1bd 段差部

10 半導体チップ

10j ジャンクション

11、12 電極板

12d 突起部

13 接合材

15 樹脂

16 逃げ孔

17 耐熱テープ

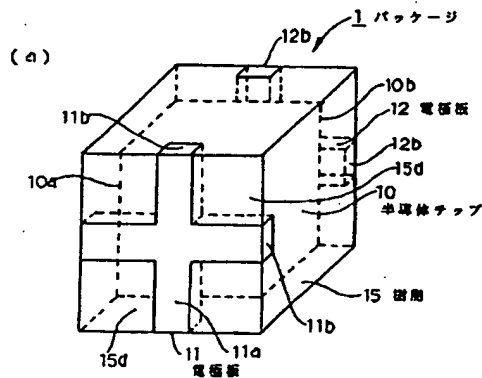
26 耐熱シート

31、32 電極基板

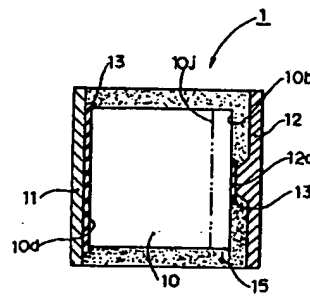
35、36 電極膜

\* 37 型

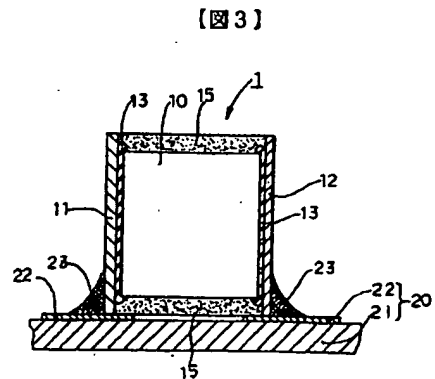
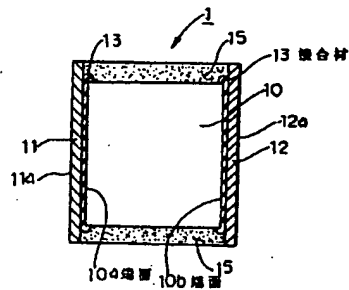
【図1】



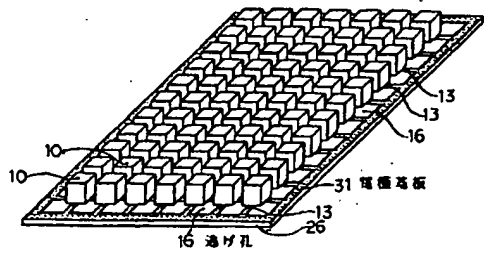
【図2】



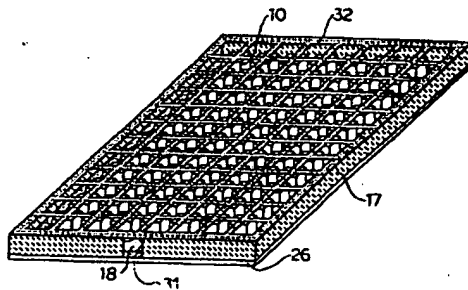
【図3】



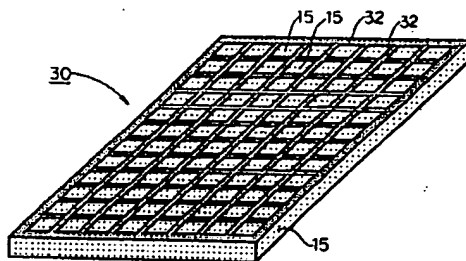
【図4】



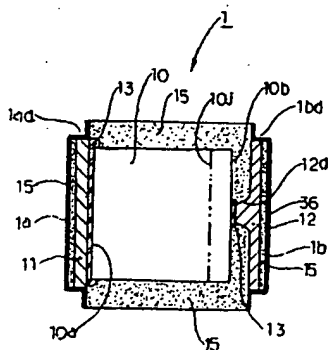
【図6】



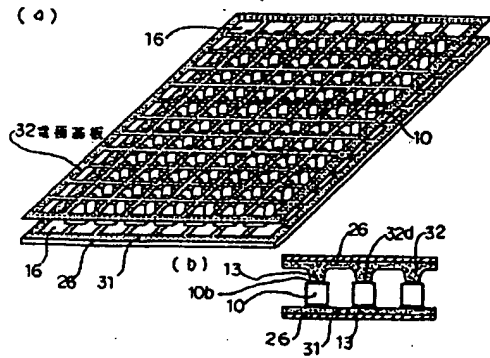
【図8】



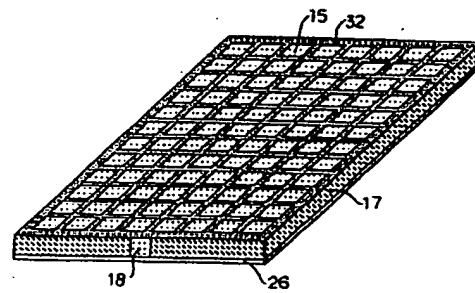
【図11】



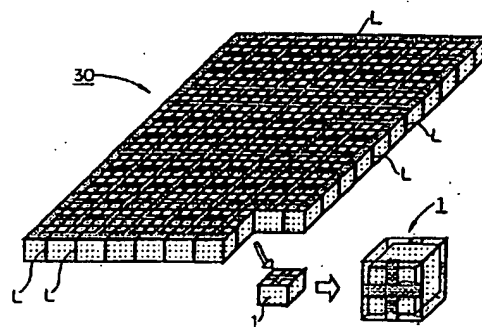
【図5】



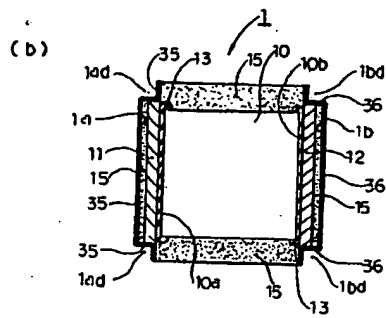
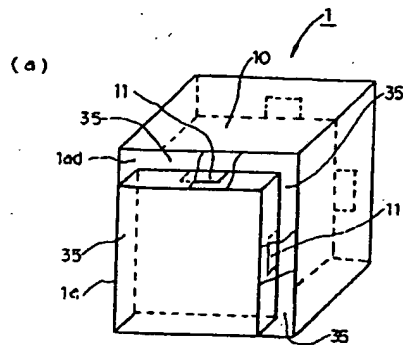
【図7】



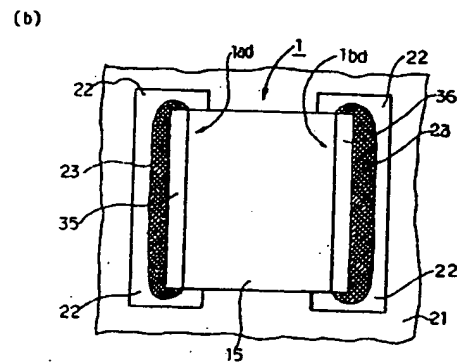
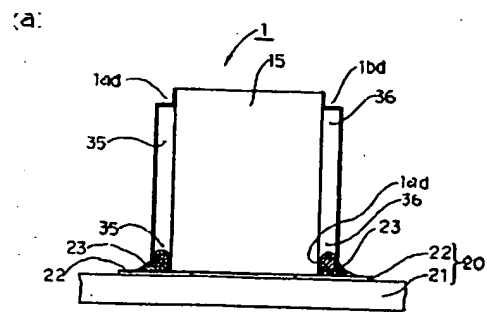
【図9】



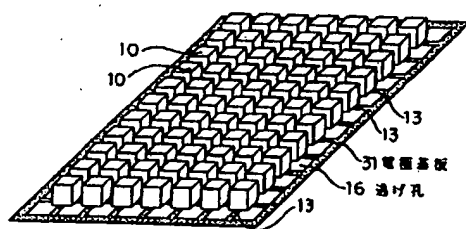
【図10】



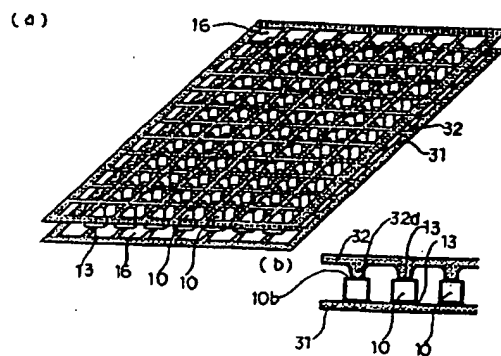
【図12】



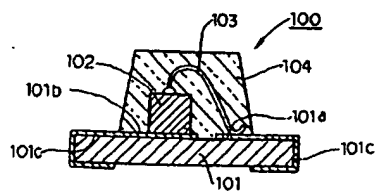
【図13】



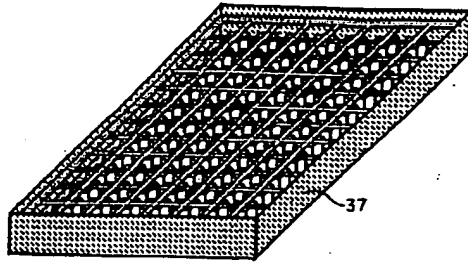
【図14】



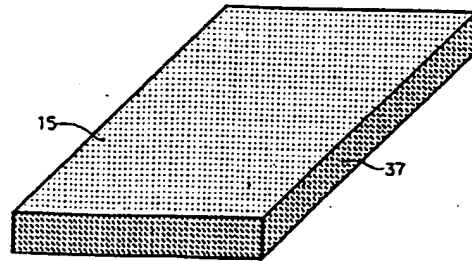
【図25】



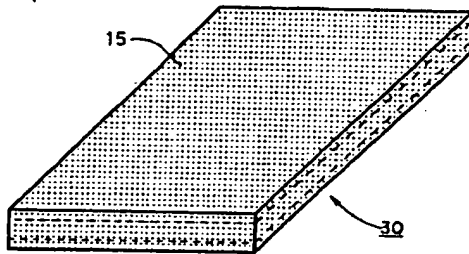
【図15】



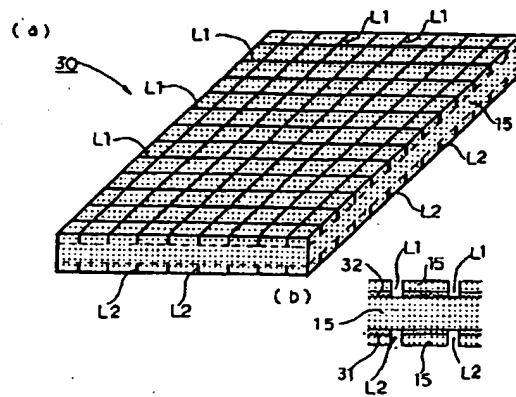
【図16】



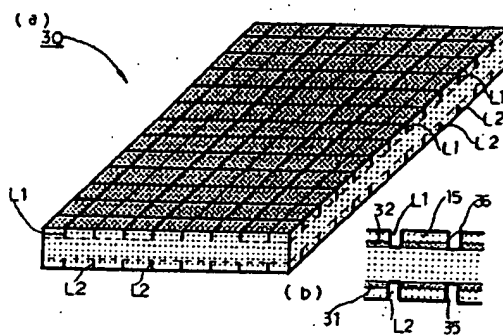
【図17】



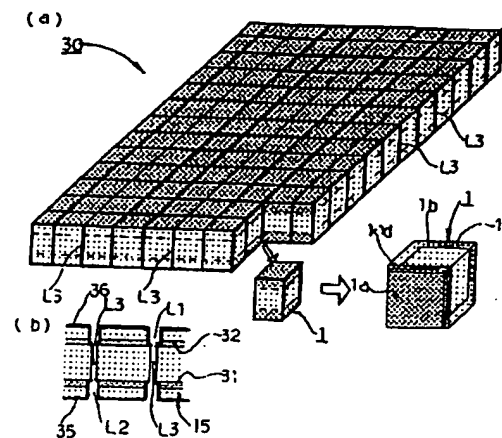
【図18】



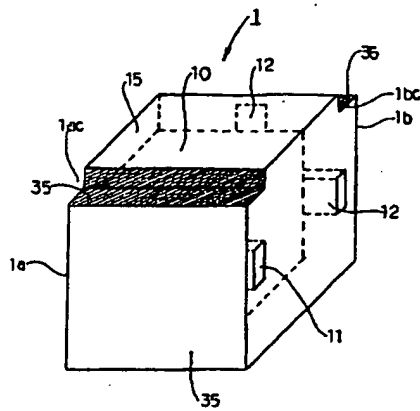
【図19】



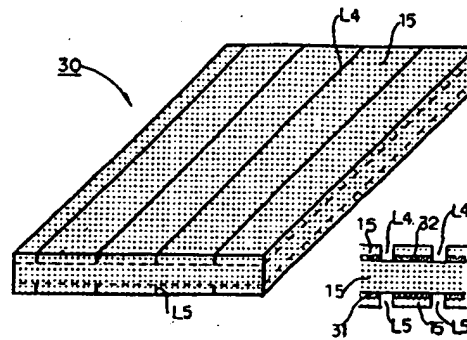
【図20】



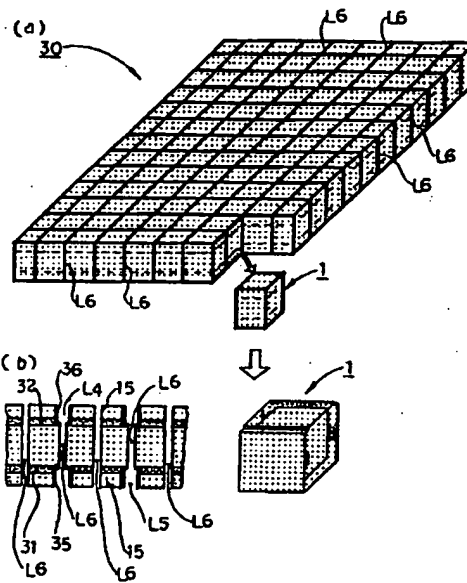
【図21】



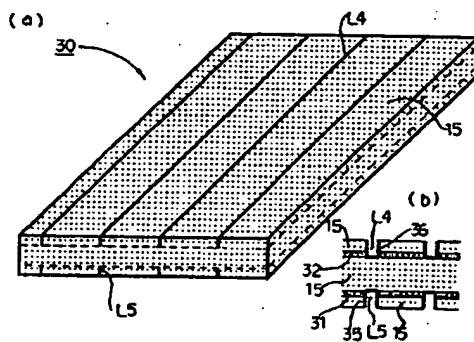
【図22】



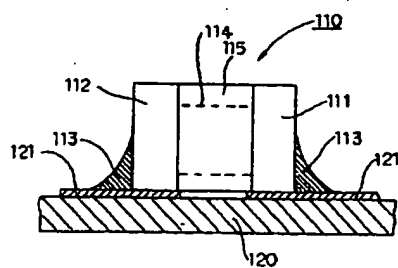
【図24】



【図23】



【図27】



【図26】

